

PATENT ABSTRACTS OF JAPAN

10/024065
12/18/01
11017 U.S. PTO



(11)Publication number : 08-234237
(43)Date of publication of application : 13.09.1996

(51)Int.CI. G02F 1/136
G02F 1/133
G02F 1/1345
H01L 29/786

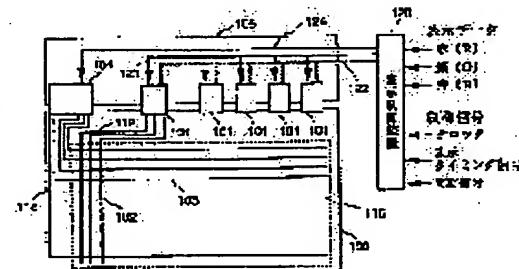
(21)Application number : 07-040444 (71)Applicant : HITACHI LTD
(22)Date of filing : 28.02.1995 (72)Inventor : KURIHARA HIROSHI
TANAKA TAKESHI
IKEDA MAKIKO
MISHIMA YASUYUKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To make it possible to form the display region larger than the outside dimension of a liquid crystal display panel by arranging plural driving circuits for supplying liquid crystal layer driving voltage to plural electrodes of the liquid crystal display panel on one side of the liquid crystal display panel.

CONSTITUTION: The liquid crystal display panel 100 is composed of $640 \times 3 \times 480$ pixels. A drain driver 101 and gate driver 104 composed of driving IC chips are arranged on one side of such panel. The output of the drain driver 101 is supplied by wirings 112 for drain to the signal electrodes 102 and the output of the gate driver 104 is supplied by gage wirings 113 to the scanning electrodes 103. The respective signal electrodes 102 are connected to the drain terminal of thin-film transistor(TFTs) in the column direction and the scanning electrodes 103 are connected to the gate terminals of the TFTs in the row direction. As the result, the area of the picture frame of the liquid crystal display panel 100 is made smaller and the formation of the display region to have a size larger than the outside dimension of the liquid crystal display panel is made possible.



LEGAL STATUS

[Date of request for examination] 09.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

THIS PAGE BLANK (USPTO)

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-234237

(43)公開日 平成8年(1996)9月13日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 02 F 1/136	5 0 0		G 02 F 1/136	5 0 0
1/133	5 5 0		1/133	5 5 0
1/1345			1/1345	
H 01 L 29/786			H 01 L 29/78	6 1 2 B

審査請求 未請求 請求項の数2 OL (全7頁)

(21)出願番号 特願平7-40444
 (22)出願日 平成7年(1995)2月28日

(71)出願人 000005108
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目6番地
 (72)発明者 栗原 博司
 千葉県茂原市早野3300番地 株式会社日立
 製作所電子デバイス事業部内
 (72)発明者 田中 武
 茨城県日立市久慈町4026番地 株式会社日
 立製作所日立研究所内
 (72)発明者 池田 牧子
 神奈川県川崎市麻生区王禅寺1099番地 株
 式会社日立製作所システム開発研究所内
 (74)代理人 弁理士 秋田 収喜

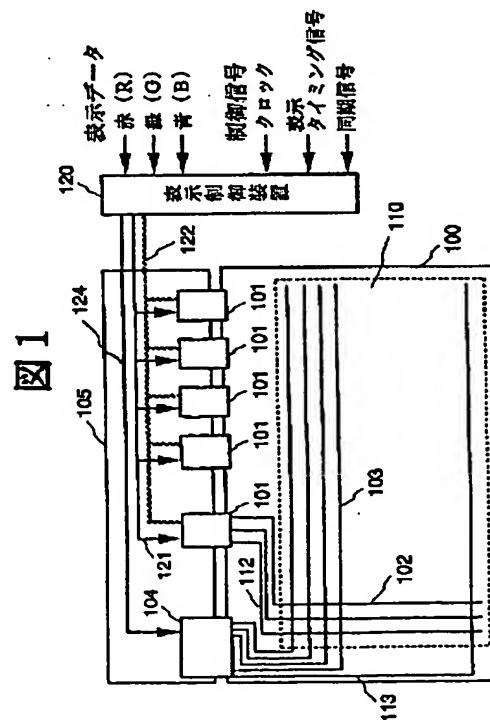
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 液晶表示パネルの外形寸法に対して表示領域を大きした液晶表示装置を提供する。

【構成】 液晶層を挟持する一対の基板と、前記一対の基板の少なくとも一方の基板上に形成される複数の電極とを有する液晶表示パネルと、前記液晶表示パネルの複数の電極に前記液晶層を駆動する電圧を供給する複数の駆動回路とを、少なくとも有する液晶表示装置において、前記複数の駆動回路を、前記液晶表示パネルの一辺に配置する。



(2)

【特許請求の範囲】

【請求項1】 液晶層を挟持する一対の基板と、前記一対の基板の少なくとも一方の基板上に形成される複数の電極とを有する液晶表示パネルと、前記液晶表示パネルの複数の電極に前記液晶層を駆動する電圧を供給する複数の駆動回路とを、少なくとも有する液晶表示装置において、前記複数の駆動回路を、前記液晶表示パネルの辺に配置したことを特徴とする液晶表示装置。

【請求項2】 前記液晶表示パネルが切り替え手段を有し、前記複数の駆動回路より時分割で供給される前記液晶層を駆動する電圧を、前記切り替え手段で切り替えて前記複数の電極に供給することを特徴とする請求項1に記載された液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、液晶表示装置に係わり、特に、液晶表示パネルにおける額縁部分の省スペース化に適用して有効な技術に関するものである。

【0002】

【従来の技術】 従来、液晶表示装置の1つとして、TFT方式の液晶表示モジュールが公知である。

【0003】 図8は、前記液晶表示モジュールの概略構成を示すブロック図である。

【0004】 図8において、100はTFT方式の液晶表示パネル (LCD : Liquid Crystal Display)、101はドレインドライバ (ドレン駆動回路)、102は信号電極、103は走査電極、104はゲートドライバ (ゲート駆動回路)、110は表示領域、120は1個の半導体集積回路 (LSI : Large Scale Integrated circuit) より構成される表示制御装置、121、124は制御信号線、122はデータバスである。

【0005】 液晶表示パネル100は、640×3×480画素から構成され、この液晶表示パネル100の上下にドレインドライバ101が配置される。

【0006】 前記ドレインドライバ101の出力端子に接続されるそれぞれの信号電極102は、交互に列方向の薄膜トランジスタ (TFT : Thin Film Transistor) のドレン端子に接続され、ドレインドライバ101から薄膜トランジスタに液晶を駆動するための信号電圧が供給される。

【0007】 また、液晶表示パネル100の側面には、ゲートドライバ104が配置され、ゲートドライバ104の出力端子に接続されるそれぞれ走査電極103は、行方向の薄膜トランジスタのゲート端子に接続される。

【0008】 前記ゲートドライバ104からそれぞれの走査電極103に、1水平動作時間走査電圧を供給し、1水平動作時間行方向のそれぞれの薄膜トランジスタのゲートに走査電圧を供給する。

【0009】 また、前記ゲートドライバ104からは、

さらにコモン電極にコモン電圧が供給される。

【0010】 1個の半導体集積回路 (LSI : Large Scale Integrated circuit) より構成される表示制御装置110は、本体のコンピュータからの表示用データと表示制御信号を受け取り、これを基にドレインドライバ101、ゲートドライバ104を駆動する。

【0011】 また、ドレインドライバ101は、上下に配置されているので、このドレインドライバ101を駆動するための信号は、制御信号121および表示用データバス122共に2系統有している。

【0012】 なお、点線で示される領域は、液晶表示パネル100の表示領域110である。

【0013】

【発明が解決しようとする課題】 しかしながら、前記図8に示す液晶表示モジュールにおいては、ドレインドライバ101が、液晶表示パネル100の上下に配置されているので、液晶表示モジュールの額縁の部分は上下とも同じ長さ (面積) を必要とする。

【0014】 さらに、ゲートドライバ104が左側に配置されているので、液晶表示モジュールの額縁の部分は左側にも大きな面積が必要である。

【0015】 一方、市場ニーズの1つとして、表示領域110は大きく、額縁はできるだけ小さくという要求がある。

【0016】 また、液晶ディスプレイの大画面化を行う場合、1本の信号電極102あるいは走査電極103に接続される薄膜トランジスタの数が大幅に増加するため、ドレインドライバ101およびゲートドライバの104の数が大幅に増加してしまうという問題があった。

【0017】 本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、液晶表示装置において、液晶表示パネルの外形寸法に対して表示領域を大きくすることが可能な技術を提供することにある。

【0018】 また、本発明の他の目的は、液晶表示装置において、液晶表示パネル内の複数の電極に駆動電圧を印加する駆動回路の数を低減することが可能となる技術を提供することにある。

【0019】 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかになるであろう。

【0020】

【課題を解決するための手段】 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0021】 (1) 液晶層を挟持する一対の基板と、前記一対の基板の少なくとも一方の基板上に形成される複数の電極とを有する液晶表示パネルと、前記液晶表示パネルの複数の電極に前記液晶層を駆動する電圧を供給す

(3)

る複数の駆動回路とを、少なくとも有する液晶表示装置において、前記複数の駆動回路を、前記液晶表示パネルの一辺に配置したことを特徴とする。

【0022】(2)前記(1)の手段において、前記液晶表示パネルが切り替え手段を有し、前記複数の駆動回路より時分割で供給される前記液晶層を駆動する電圧を、前記切り替え手段で切り替えて前記複数の電極に供給することを特徴とする。

【0023】

【作用】前記(1)の手段によれば、液晶表示パネルの複数の電極に液晶層を駆動する電圧を供給する複数の駆動回路を、液晶表示パネルの一辺に配置するようにしたので、液晶表示パネルの額縁の面積を小さくすることが可能となり、液晶表示パネルの外形寸法に対して表示領域を大きくすることが可能となる。

【0024】前記(2)の手段によれば、液晶表示パネルに切り替え手段を設け、複数の駆動回路から時分割供給される液晶層を駆動する電圧を、切り替え手段で切り替えて複数の電極に供給するようにしたので、駆動回路の数を低減することが可能となる。

【0025】

【実施例】以下、本発明を液晶表示モジュールに適用した実施例について図面を参照して詳細に説明する。

【0026】なお、実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0027】【実施例1】図1は、本発明の一実施例(実施例1)である液晶表示モジュールの概略構成を示すブロック図である。

【0028】図1において、100は TFT 方式の液晶表示パネル、101はドレインドライバ、102は信号電極(ドレイン信号線)、103は走査電極(ゲート信号線)、104はゲートドライバ、105は駆動回路基板、110は表示領域、112はドレイン用配線、113はゲート用配線、120は表示制御装置、121、124は制御信号線、122はデータバスである。

【0029】液晶表示パネル100は、 $640 \times 3 \times 480$ 画素から構成され、この液晶表示パネル100の一辺にドレインドライバ101、ゲートドライバ104が配置される。

【0030】ここで、ドレインドライバ101およびゲートドライバ104は、それぞれ駆動ICチップで構成される。

【0031】なお、前記駆動ICチップは、テープ・オートメイティド・ポンディング法(TAB)によりテープキャリアパッケージに実装され、さらに、前記テープキャリアパッケージは、駆動用回路基板105にコンデンサ等と一緒に搭載される。

【0032】前記ドレインドライバ101の出力を、ドレイン用配線112で信号電極102に供給する。

【0033】同じく、前記ゲートドライバ104の出力を、ゲート用配線113で走査電極103に供給する。

【0034】前記ドレイン用配線112およびゲート用配線113は、信号電極102および走査電極103と同じように微細加工技術を用いた導体層の電極で形成される。

【0035】また、それぞれの信号電極102は、列方向の薄膜トランジスタのドレイン端子に接続され、それぞれの走査電極103は、行方向の薄膜トランジスタのゲート端子に接続される。

【0036】ここで、前記信号電極102と、走査電極103とは、互いに直交している。

【0037】また、前記ゲートドライバ104からは、さらにコモン電極にコモン電圧が供給される。

【0038】この場合、ゲートドライバ104の出力を走査電極103に供給するゲート用配線113は走査電極103と同じ幅で形成できるので、液晶表示パネル100の側面に占める面積は極くわずかなものである。

【0039】表示制御装置120は、本体コンピュータとのインターフェースの役割をもち、本体コンピュータから送信されてくる制御信号であるクロック、表示用データおよび同期信号を基に、ドレインドライバ101およびゲートドライバ104の駆動を行う。

【0040】本実施例1の液晶表示モジュールの制御装置120は、前記図8に示す液晶表示モジュールの制御装置120とは異なり、本体コンピュータから送信されてくる単純1列の表示データを、ドレインドライバ101に出力する。

【0041】以上説明したように、本実施例1によれば、信号電極102および走査電極103を液晶表示パネル100の一辺に配置するようにしたので、液晶表示パネル100の額縁の面積を小さくでき、液晶表示装置の外形寸法にくらべ表示領域を大きくすることが可能となる。

【0042】【実施例2】図2は、本発明の他の実施例(実施例2)である液晶表示装置の概略構成を示すブロック図である。

【0043】図2において、100は液晶表示パネル、101はドレインドライバ、102は信号電極、103は走査電極、104はゲートドライバ、105は駆動回路基板を、110は表示領域、112はドレイン用配線、113はゲート用配線、501は走査電極選択回路、502は信号電極選択回路である。

【0044】図2に示す走査電極選択回路501は、ゲートドライバ104のn個の出力端子の出力を切り替えることにより、2n本の走査電極を駆動し、また、信号電極選択回路502は、ドレインドライバ101のm個の出力端子の出力を切り替えることにより、2m本の信号電極を駆動する。

【0045】なお、走査電極選択回路501および信号

(4)

電極選択回路502は、本発明の切り替え手段を構成する。

【0046】図3は、図2に示す走査電極選択回路501の概略構成を示すブロック図である。

【0047】図3において、601はスイッチであり、「in端子」から入力される走査電圧を、「S端子」の信号レベルが「H」の時は「out1端子」に、「S端子」の信号レベルが「L」の時は「out2端子」にそれぞれ出力する。

【0048】前記走査電極選択回路501はn個のスイッチ601を用い、前記n個のスイッチ601を走査電極選択回路切り替え信号で切り替えることにより、ゲートドライバ104のn個の出力端子の出力で走査電極103を2n本駆動する。

【0049】図4は、前記走査電極選択回路501と走査電極(G1～G2n)との接続方法の一例を示す図である。

【0050】前記走査電極選択回路501内の走査電極(G1～G2n)と接続される走査電極接続配線(SG1～SG2n)は同一面に形成する必要があるが、図4から明らかなように、走査電極接続配線(SGn+1～SG2n)は、走査電極接続配線(SG1～SGn)と交差する。

【0051】そのため、図4に示す接続方法では、走査電極接続配線(SGn+1～SG2n)を絶縁膜の下を通して、走査電極接続配線(SG1～SG2n)を同一面に形成するようにしている。

【0052】図5は、図2に示す信号電極選択回路502の概略構成を示すブロック図である。

【0053】図5において、701はスイッチであり、「IN端子」から入力される信号電圧(例えば、64階調の信号電圧)を、「S端子」の信号レベルが「H」の時は「out1端子」に、「S端子」の信号レベルが「L」の時は「out2端子」にそれぞれ出力する。

【0054】前記信号電極選択回路502はm個のスイッチ701を用い、信号電極選択回路切り替え信号でスイッチ701を切り替えることにより、ドレインドライバ101のm個の出力端子の出力で信号電極102を2m本駆動する。

【0055】なお、スイッチ601およびスイッチ701としては、普通のスイッチング素子を用いる。

【0056】図6は、図2に示す走査電極選択回路501のタイミングチャートを示す図である。

【0057】図6を用いて、走査電極選択回路501の動作を説明する。

【0058】図6において、X1～Xnは、ゲートドライバ104のそれぞれの出力端子から出力される走査電圧を示しており、ゲートドライバ104は、「1」番目の出力端子から「n」番目の出力端子へ順次「Hレベルの走査電圧」を出力する。

【0059】また、「n」番目の出力端子から「Hレベルの走査電圧」を出力した後は、また、「1」番目の出力端子に戻り、再び、「1」番目の出力端子から「n」番目の出力端子へ順次「Hレベルの走査電圧」を出力する。

【0060】ゲートドライバ104は、前記した動作をT0～Tn-1の周期で繰り返す。

【0061】一方、走査電極選択回路切り替え信号はT0～T2nの周期で変化し、T0からTn-1までの間は「H」を、Tn～T2nの間は「L」を出力する。

【0062】この結果、走査電極選択回路切り替え信号が「H」の間、すなわちT0～Tn-1の間はスイッチ601は「out1」が選択されているので、G1～Gnへ順に走査電圧が出力される。

【0063】一方、走査電極選択回路切り替え信号が「L」の間、すなわちTn～T2nの間はデジタルスイッチ601の出力は「out2」が選択されているので、Gn+1～G2nへ順に走査電圧が出力される。

【0064】以降、前記T0～T2nの動作を繰り返すことにより、ゲートドライバn本の出力で2n本の走査電極G1～G2nを駆動することができる。

【0065】図7は、図2に示す信号電極選択回路502のタイミングチャートを示す図である。

【0066】図7を用いて、信号電極選択回路502動作を説明する。

【0067】ここで、ドレインドライバ101はm本の出力端子を有しており、2m本の信号電極102を駆動する。

【0068】そのため、信号電極選択回路502は、ドレインドライバ101の「k」番目の出力端子が、互いに隣接する「2k-1番目の信号電極」と「2k番目の信号電極」とを駆動するように、ドレインドライバ101の出力端子と信号電極とを接続する。

【0069】図7において、Smはドレインドライバ101の「m」番目の出力端子の信号電圧を示している。

【0070】ドレインドライバ101は、1走査期間の1/2の期間で信号電圧を出力し、また、信号電極選択回路切り替え信号は、1走査期間の1/2の期間で、前記ドレインドライバ101出力の周期に同期させて切り替える。

【0071】したがって、T0～T1の期間では、信号電極選択回路切り替え信号が「H」であり、その出力に信号電極D2m-1が接続されるので、ドレインドライバ101の「m」番目の出力端子の信号電圧Sm(図7に示す「A0」)は、信号電極D2m-1に出力される。

【0072】次のT1～T2の期間では、信号選択回路切り替え信号が「L」であり、その出力に信号電極D2mが接続されるので、ドレインドライバ101の「m」番目の出力端子の信号電圧Sm(図7に示す「A1」)

(5)

が、信号電極D 2 mに出力される。

【0073】また、信号電極D 2 m-1は、スイッチ7 0 1の「out 1」が「ハイインピーダンス」となるので、「A 0」が出力されたままとなる。

【0074】このように、1走査期間内に奇数番目と偶数番目の信号電極1 0 2を切り替えて、ドレインドライバ1 0 1のm本の出力端子から2 m本の信号電極D 1～D 2 mに、表示データとなる信号電圧を供給する。

【0075】以上説明したように、本実施例2よれば、走査電極選択回路5 0 1および信号電極選択回路5 0 2を液晶表示パネル1 0 0に設け、ゲートドライバ1 0 4の出力を走査電極選択回路5 0 1を介して走査電極1 0 3に、一方、ドレインドライバ1 0 1の出力を信号電極選択回路5 0 2を介して信号電極1 0 2にそれぞれ供給することにより、ゲートドライバ1 0 4およびドレインドライバ1 0 1の数を削減することが可能となる。

【0076】さらに、ゲート用配線1 1 3およびドレン用配線1 1 2がそれぞれ1/2となり、液晶表示パネル1 0 0の額縁に占めるこれら配線の面積を小さくできるので、液晶表示装置の外形寸法に対して表示領域1 1 0を大きくすることが可能となる。

【0077】なお、本実施例2では、ドレン用配線1 1 2およびゲート用配線1 1 3を1/2に削減したが、走査電極選択回路5 0 1および信号電極選択回路5 0 2において、ゲート用配線1 1 3およびドレン用配線1 1 2をi (i ≥ 3)本の信号電極およびi本の走査電極に接続することにより、1/3, 1/4とさらに削減可能なことは言うまでもない。

【0078】また、前記各実施例の薄膜トランジスタとしては、アモルファスシリコン薄膜トランジスタ素子、ポリシリコン薄膜トランジスタ素子、シリコンウエハ上のMOS型トランジスタ、有機TFTを用いることが可能であり、さらに、薄膜トランジスタに代えて、MIM (Metal-Insulator-Metal) ダイオード等の2端子素子を用いることも可能である。

【0079】さらに、本発明は、TFT方式の液晶表示装置に限らず、単純マトリックス型液晶表示装置に適用可能であることは言うまでもない。

【0080】以上、本発明を実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものでは

なく、その要旨を逸脱しない範囲で種々変更し得ることは言うまでもない。

【0081】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0082】(1) 本発明によれば、液晶表示装置における液晶表示パネルの外形寸法に対して表示領域を大きくすることが可能となる。

【0083】(2) 本発明によれば、液晶表示装置における液晶表示パネルの各電極に液晶層を駆動する電圧を供給する駆動回路の数を低減することが可能となる。

【図面の簡単な説明】

【図1】図1は、本発明の一実施例(実施例1)である液晶表示モジュールの概略構成を示すブロック図である。

【図2】本発明の他の実施例(実施例2)である液晶表示装置の概略構成を示すブロック図である。

【図3】図3は、図2に示す走査電極選択回路5 0 1の概略構成を示すブロック図である。

【図4】前記走査電極選択回路5 0 1と走査電極(G 1～G 2 n)との接続方法の一例を示す図である。

【図5】図2に示す信号電極選択回路5 0 2の概略構成を示すブロック図である。

【図6】図2に示す走査電極選択回路5 0 1のタイミングチャートを示す図である。

【図7】図2に示す信号電極選択回路5 0 2のタイミングチャートを示す図である。

【図8】従来の液晶表示モジュールの概略構成を示すブロック図である。

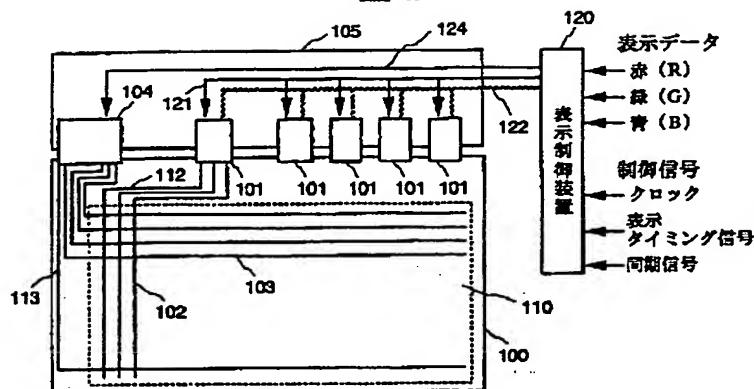
【符号の説明】

1 0 0…TFT方式の液晶表示パネル、1 0 1…ドレインドライバ、1 0 2…信号電極(ドレン信号線)、1 0 3…走査電極(ゲート信号線)、1 0 4…ゲートドライバ、1 0 5…駆動回路基板、1 1 0…表示領域、1 1 2…ドレン用配線、1 1 3…ゲート用配線、1 2 0…表示制御装置、1 2 1、1 2 4…制御信号線、1 2 2…データバス、5 0 1…走査電極選択回路、5 0 2…信号電極選択回路、6 0 1、7 0 1…スイッチ。

(6)

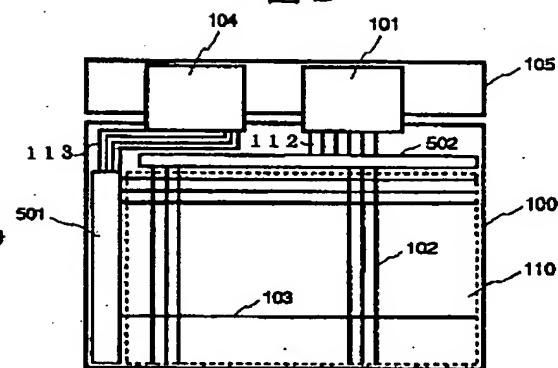
【図1】

図1



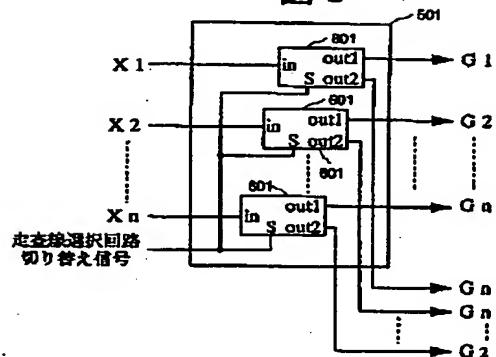
【図2】

図2



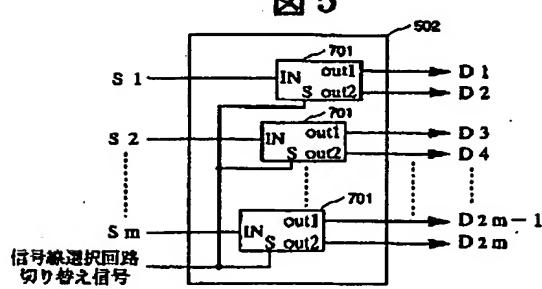
【図3】

図3



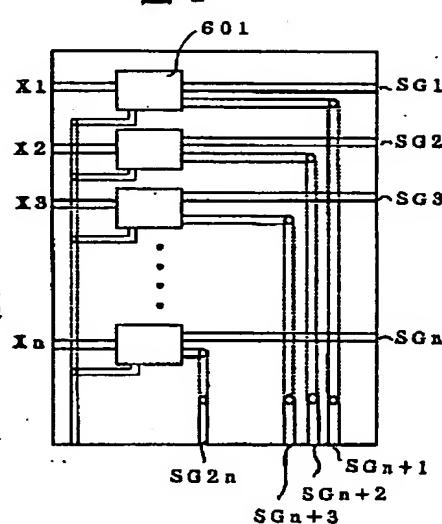
【図5】

図5



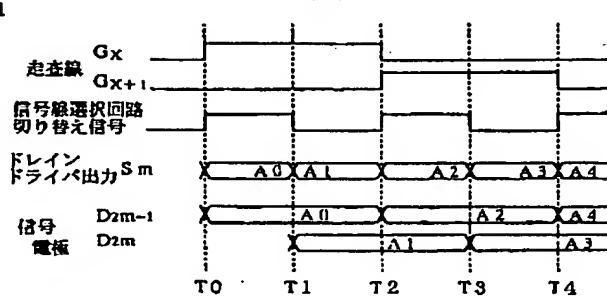
【図4】

図4



【図7】

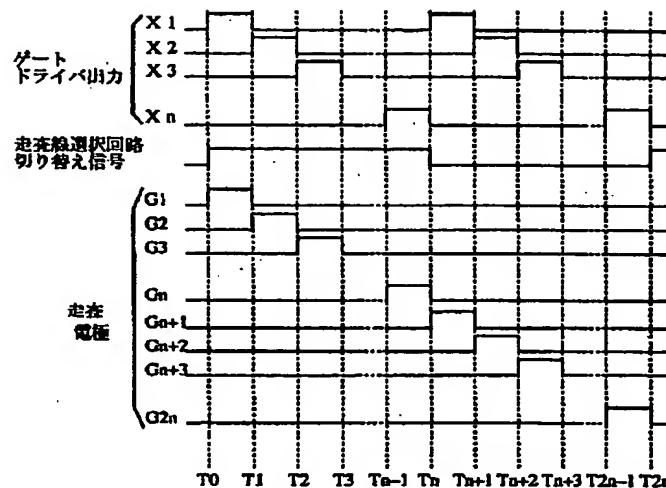
図7



(7)

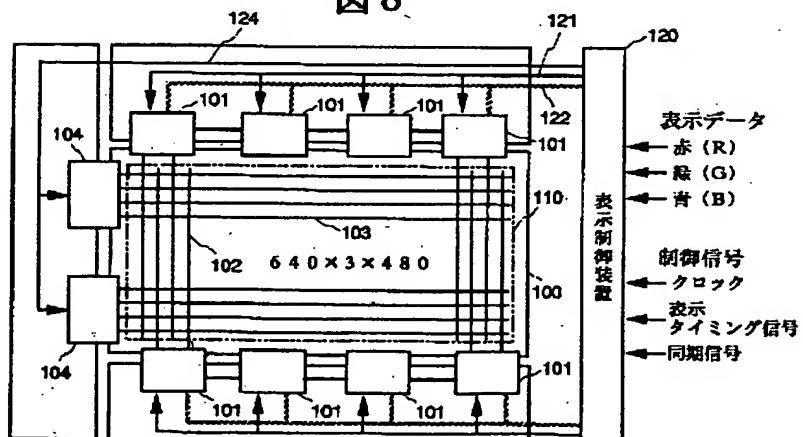
【図6】

図6



【図8】

図8



フロントページの続き

(72)発明者 三島 康之

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

THIS PAGE BLANK (USPTO)